

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-322668

(43)Date of publication of application : 08.12.1995

(51)Int.Cl.

H02P 5/00

(21)Application number : 06-107020

(71)Applicant : BROTHER IND LTD

(22)Date of filing : 20.05.1994

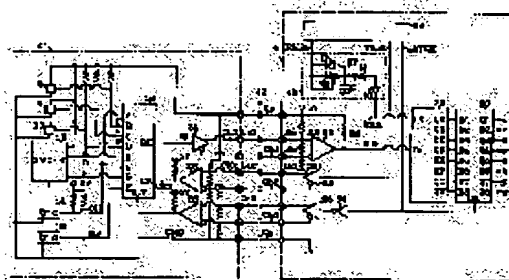
(72)Inventor : YAMASHITA MASAYUKI  
KIHIRA KENICHI

## (54) SERVO-MECHANISM FOR MOTOR WITH SENSOR

## (57)Abstract:

PURPOSE: To provide a servo-mechanism for motor with sensor which can reduce a wiring see between a motor with sensor and a controller.

CONSTITUTION: A clock signal supply means 32 on controller 4 side supplies a clock signal RCLK to a serial-parallel signal conversion means 28, and a clock signal TCLK synchronized with it is supplied to a parallel-serial signal conversion means 18 on the side of a motor 2 with sensor through transmission circuits 38, 22. The parallel-serial signal conversion means 18 transmits a sensor signal outputted from a plurality of sensors 6-16 as a serial signal SI in order synchronously with the clock sill TCLK, and the serial-parallel signal conversion means 28 receives the serial signal SI in order synchronously with the clock signal RCLK to convert it into a parallel signal. A phase means 40 on the controller 4 side changes the phase of the clock signal RCLK supplied to the serial-parallel signal conversion means 28 by the time corresponding to the transmission delay of the signal.



## LEGAL STATUS

[Date of request for examination] 24.03.2000

[Date of sending the examiner's decision of rejection] 09.01.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-322668

(43) 公開日 平成7年(1995)12月8日

(51) Int.Cl.<sup>9</sup>  
H 0 2 P 5/00

識別記号 庁内整理番号  
Z

F I

技術表示箇所

審査請求 未請求 請求項の数4 O L (全 15 頁)

(21) 出願番号 特願平6-107020

(22) 出願日 平成6年(1994)5月20日

(71) 出願人 000005267

ブラザー工業株式会社

愛知県名古屋市瑞穂区苗代町15番1号

(72) 発明者 山下 正行

愛知県名古屋市瑞穂区苗代町15番1号

ブラザー工業株式会社内

(72) 発明者 紀平 憲一

愛知県名古屋市瑞穂区苗代町15番1号

ブラザー工業株式会社内

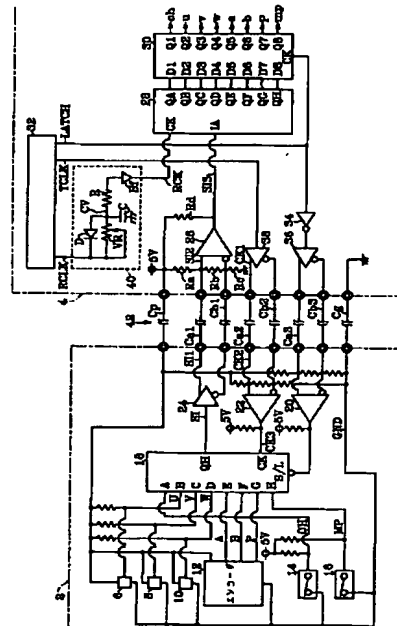
(74) 代理人 弁理士 足立 勉

(54) 【発明の名称】 センサ付モータのサーボ機構

(57) 【要約】

【目的】 センサ付モータと制御装置との間の配線スペースを減少することができるセンサ付モータのサーボ機構を提供する。

【構成】 制御装置4側のクロック信号供給手段32が、直列-並列信号変換手段28にクロック信号RCLKを供給すると共に、それに同期したクロック信号TCLKを、センサ付モータ2側の並列-直列信号変換手段18に伝送回路38、22を介して供給する。すると、並列-直列信号変換手段18が、複数のセンサ6~16から出力されるセンサ信号をクロック信号TCLKに同期して順次シリアル信号SIとして送信し、直列-並列信号変換手段28が、そのシリアル信号SIをクロック信号RCLKに同期して順次受信しパラレル信号に変換する。ここで、制御装置4側の移相手段40は、直列-並列信号変換手段28へ供給されるクロック信号RCLKの位相を、信号の伝送遅れに応じた時間だけ移相する。



【特許請求の範囲】

【請求項1】 モータの運転状態を検出するための複数のセンサを有するセンサ付モータと、該センサ付モータから離れた位置に配置され、前記複数のセンサから出力されるセンサ信号に基づいて前記センサ付モータを制御する制御装置と、を備えたセンサ付モータのサーボ機構において、

前記センサ付モータ側に、

前記複数のセンサから出力される複数のセンサ信号を、所定のクロック信号に同期して、順次シリアル信号として前記制御装置へ送信する並列-直列信号変換手段を設けると共に、

前記制御装置側に、

前記並列-直列信号変換手段から送信されたシリアル信号を、所定のクロック信号に同期して順次受信し、該受信したシリアル信号を複数のパラレル状のセンサ信号に変換する直列-並列信号変換手段と、

該直列-並列信号変換手段へ前記クロック信号を供給すると共に、該クロック信号に同期したクロック信号を、所定の伝送回路を介して前記センサ付モータの並列-直列信号変換手段へ供給するクロック信号供給手段と、前記クロック信号供給手段から前記直列-並列信号変換手段へ供給される前記クロック信号の位相を、前記シリアル信号の伝送遅れに応じた時間だけ移相する移相手段と、を設けたこと、

を特徴とするセンサ付モータのサーボ機構。

【請求項2】 モータの運転状態を検出するための複数のセンサを有するセンサ付モータと、該センサ付モータから離れた位置に配置され、前記複数のセンサから出力されるセンサ信号に基づいて前記センサ付モータを制御する制御装置と、を備えたセンサ付モータのサーボ機構において、

前記センサ付モータ側に、

前記複数のセンサから出力される複数のセンサ信号を、所定のクロック信号に同期して、順次シリアル信号として前記制御装置へ送信する並列-直列信号変換手段と、該並列-直列信号変換手段へ前記クロック信号を供給するクロック信号供給手段と、を設けると共に、

前記制御装置側に、

前記並列-直列信号変換手段から送信されたシリアル信号を、所定のクロック信号に同期して順次受信し、該受信したシリアル信号を複数のパラレル状のセンサ信号に変換する直列-並列信号変換手段を設け、更に、前記クロック信号供給手段が、前記並列-直列信号変換手段へ供給するクロック信号に同期したクロック信号を、所定の伝送回路を介して前記制御装置の直列-並列信号変換手段へ供給すること、を特徴とするセンサ付モータのサーボ機構。

【請求項3】 請求項1又は請求項2に記載のセンサ付モータのサーボ機構において、

前記センサ付モータが、

前記複数のセンサの1つとして、当該センサ付モータの所定の回転角度毎に位相の異なる複数のパルス信号を出力する角変位センサを有したこと、を特徴とするセンサ付モータのサーボ機構。

【請求項4】 請求項1ないし請求項3の何れかに記載のセンサ付モータのサーボ機構において、

前記センサ付モータと前記制御装置との間に、一対の電線により夫々形成された少なくとも2つの伝送路を設け、

前記センサ付モータと前記制御装置とが、前記各伝送路を形成する一対の電線間の電位差によって前記シリアル信号及びクロック信号の送受信を行うこと、を特徴とするセンサ付モータのサーボ機構。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、モータの運転状態を検出するための複数のセンサを有するセンサ付モータと、このセンサ付モータから離れた位置に配置され、各センサから出力されるセンサ信号に基づいてセンサ付モータを制御する制御装置と、を備えたセンサ付モータのサーボ機構に関する。

【0002】

【従来の技術】従来より、この種のサーボ機構においては、センサ付モータと制御装置との間に、センサ付モータに設けられた各センサからのセンサ信号を制御装置へ出力するための電線を配設し、制御装置は、この電線を介して入力されるセンサ信号に基づいてセンサ付モータを制御するようにしていた。

【0003】

【発明が解決しようとする課題】しかしながら、上記従来のサーボ機構においては、センサ付モータに設けられたセンサが出力するセンサ信号の数だけ、センサ付モータと制御装置との間に電線を配設しなければならず、電線の配線スペースが増加してしまうという問題があった。

【0004】本発明は、このような問題に鑑みなされたものであり、センサ付モータと制御装置との間の配線スペースを減少することのできるセンサ付モータのサーボ機構を提供することを目的とする。

【0005】

【課題を解決するための手段】即ち、上記目的を達成するためになされた請求項1に記載の本発明は、モータの運転状態を検出するための複数のセンサを有するセンサ付モータと、該センサ付モータから離れた位置に配置され、前記複数のセンサから出力されるセンサ信号に基づいて前記センサ付モータを制御する制御装置と、を備えたセンサ付モータのサーボ機構において、前記センサ付モータ側に、前記複数のセンサから出力される複数のセンサ信号を、所定のクロック信号に同期して、順次シ

アル信号として前記制御装置へ送信する並列一直列信号変換手段を設けると共に、前記制御装置側に、前記並列一直列信号変換手段から送信されたシリアル信号を、所定のクロック信号に同期して順次受信し、該受信したシリアル信号を複数のパラレル状のセンサ信号に変換する直列一並列信号変換手段と、該直列一並列信号変換手段へ前記クロック信号を供給すると共に、該クロック信号に同期したクロック信号を、所定の伝送回路を介して前記センサ付モータの並列一直列信号変換手段へ供給するクロック信号供給手段と、前記クロック信号供給手段から前記直列一並列信号変換手段へ供給される前記クロック信号の位相を、前記シリアル信号の伝送遅れに応じた時間だけ移相する移相手段と、を設けたこと、を特徴とするセンサ付モータのサーボ機構を要旨としている。

【0006】一方、請求項2に記載の本発明は、モータの運転状態を検出するための複数のセンサを有するセンサ付モータと、該センサ付モータから離れた位置に配置され、前記複数のセンサから出力されるセンサ信号に基づいて前記センサ付モータを制御する制御装置と、を備えたセンサ付モータのサーボ機構において、前記センサ付モータ側に、前記複数のセンサから出力される複数のセンサ信号を、所定のクロック信号に同期して、順次シリアル信号として前記制御装置へ送信する並列一直列信号変換手段と、該並列一直列信号変換手段へ前記クロック信号を供給するクロック信号供給手段と、を設けると共に、前記制御装置側に、前記並列一直列信号変換手段から送信されたシリアル信号を、所定のクロック信号に同期して順次受信し、該受信したシリアル信号を複数のパラレル状のセンサ信号に変換する直列一並列信号変換手段を設け、更に、前記クロック信号供給手段が、前記並列一直列信号変換手段へ供給するクロック信号に同期したクロック信号を、所定の伝送回路を介して前記制御装置の直列一並列信号変換手段へ供給すること、を特徴とするセンサ付モータのサーボ機構を要旨としている。

【0007】また、請求項3に記載の本発明は、請求項1又は請求項2に記載のセンサ付モータのサーボ機構において、前記センサ付モータが、前記複数のセンサの1つとして、当該センサ付モータの所定の回転角度毎に位相の異なる複数のパルス信号を出力する角変位センサを有したこと、を特徴とするセンサ付モータのサーボ機構を要旨としている。

【0008】また更に、請求項4に記載の本発明は、請求項1ないし請求項3の何れかに記載のセンサ付モータのサーボ機構において、前記センサ付モータと前記制御装置との間に、一対の電線により夫々形成された少なくとも2つの伝送路を設け、前記センサ付モータと前記制御装置とが、前記各伝送路を形成する一対の電線間の電位差によって前記シリアル信号及びクロック信号の送受信を行うこと、を特徴とするセンサ付モータのサーボ機構を要旨としている。

#### 【0009】

【作用及び発明の効果】上記のように構成された請求項1に記載のセンサ付モータのサーボ機構においては、センサ付モータ側に設けられた並列一直列信号変換手段が、モータの運転状態を検出するための複数のセンサから出力される複数のセンサ信号を、所定のクロック信号に同期して、順次シリアル信号として制御装置へ送信し、制御装置側に設けられた直列一並列信号変換手段が、並列一直列信号変換手段から送信されたシリアル信号を、所定のクロック信号に同期して順次受信し、その受信したシリアル信号を複数のパラレル状のセンサ信号に変換する。そして、制御装置は、このパラレル状のセンサ信号に基づいて、センサ付モータを制御する。

【0010】ここで、請求項1に記載のセンサ付モータのサーボ機構においては、制御装置側に設けられたクロック信号供給手段が、直列一並列信号変換手段へクロック信号を供給すると共に、そのクロック信号に同期したクロック信号を、並列一直列信号変換手段へ所定の伝送回路を介して供給し、更に、制御装置側に設けられた移相手段が、クロック信号供給手段から直列一並列信号変換手段へ供給されるクロック信号の位相を、シリアル信号の伝送遅れに応じた時間だけ移相する。

【0011】これは、センサ信号をセンサ付モータ側から制御装置側へシリアル信号として伝送するためには、並列一直列信号変換手段が送信動作するためのクロック信号と直列一並列信号変換手段が受信動作するためのクロック信号とが同期している必要があり、しかも、直列一並列信号変換手段には、並列一直列信号変換手段へクロック信号が供給されてシリアル信号が直列一並列信号変換手段に到達してから、クロック信号が供給される必要があるからである。

【0012】つまり、並列一直列信号変換手段のクロック信号と直列一並列信号変換手段のクロック信号とが同期していても、シリアル信号には伝送遅れがあるため、シリアル信号が直列一並列信号変換手段に到達する前に、直列一並列信号変換手段へクロック信号が供給されたのでは、シリアル信号の全ビット（データ）を受信することができず、また、受信ビットが送信ビットに対してずれてしまい、制御装置がモータの制御を正確に行うことができなくなる。そして、この条件は、信号の伝送遅れに対して、並列一直列信号変換手段と直列一並列信号変換手段とが動作するためのクロック信号の周波数、即ちシリアル信号の伝送速度が高くなるほど厳しくなる。

【0013】そこで、請求項1に記載のセンサ付モータのサーボ機構においては、制御装置側に移相手段を設け、この移相手段によって、クロック信号供給手段から直列一並列信号変換手段へ供給されるクロック信号の位相を、シリアル信号の伝送遅れに応じた時間だけ移相するようにしているのである。

【0014】従って、請求項1に記載のセンサ付モータのサーボ機構によれば、センサ付モータと制御装置との間に、センサ信号をシリアル信号として伝送するための電線を配設するだけで、複数のセンサ信号を制御装置側へ送ることができるため、配線スペースを減少させることができ、しかも、クロック信号供給手段の供給するクロック信号の周波数を大きく設定して伝送速度を高くしても、シリアル信号が直列-並列信号変換手段に確実に到達してから、直列-並列信号変換手段へクロック信号を供給できるため、センサ信号をセンサ付モータ側からより高い伝送速度で制御装置側へ伝送することができるのである。

【0015】また、請求項1に記載のセンサ付モータのサーボ機構によれば、制御装置側に設けたクロック信号供給手段によって、制御装置側の直列-並列信号変換手段とセンサ付モータ側の並列-直列信号変換手段とへクロック信号を供給するようにしているため、並列-直列信号変換手段が送信動作するためのクロック信号と直列-並列信号変換手段が受信動作するためのクロック信号とを確実に同期させることができ、延いては、センサ信号のシリアル伝送を確実に行うことができる。

【0016】次に、請求項2に記載のセンサ付モータのサーボ機構においては、請求項1に記載のセンサ付モータのサーボ機構と同様に、センサ付モータ側に設けられた並列-直列信号変換手段が、複数のセンサ信号を、所定のクロック信号に同期して、順次シリアル信号として制御装置へ送信し、制御装置側に設けられた直列-並列信号変換手段が、並列-直列信号変換手段から送信されたシリアル信号を、所定のクロック信号に同期して順次受信し、その受信したシリアル信号を複数のパラレル状のセンサ信号に変換する。

【0017】ここで、請求項2に記載のセンサ付モータのサーボ機構においては、センサ付モータ側に設けられたクロック信号供給手段が、並列-直列信号変換手段へクロック信号を供給すると共に、そのクロック信号に同期したクロック信号を、制御装置側の直列-並列信号変換手段へ、所定の伝送回路を介して供給するようにしている。

【0018】つまり、請求項1に記載のセンサ付モータのサーボ機構では、並列-直列信号変換手段及び直列-並列信号変換手段にクロック信号を供給するためのクロック信号供給手段を制御装置側に設け、更に、直列-並列信号変換手段へ供給されるクロック信号の位相を、移相手段によって、シリアル信号の伝送遅れに応じた時間だけ移相することにより、より高速のシリアル伝送を可能にしているのであるが、請求項2に記載のセンサ付モータのサーボ機構では、並列-直列信号変換手段及び直列-並列信号変換手段にクロック信号を供給するためのクロック信号供給手段を、センサ付モータ側に設けるようにしている。

【0019】そして、このように構成された請求項2に記載のセンサ付モータのサーボ機構において、クロック信号供給手段から所定の伝送回路を介して供給されるクロック信号は、並列-直列信号変換手段から送信されるシリアル信号とほぼ同等の遅れ時間を伴って、制御装置側の直列-並列信号変換手段へ到達する。

【0020】従って、請求項2に記載のセンサ付モータのサーボ機構によれば、請求項1に記載のサーボ機構と同様に、センサ付モータと制御装置との間の配線スペースを減少させることができ、しかも、請求項1に記載のサーボ機構のような移相手段を設けなくとも、クロック信号供給手段から直列-並列信号変換手段へ、シリアル信号の伝送遅れに応じた時間だけ遅れてクロック信号を供給することができるため、直列-並列信号変換手段にシリアル信号が到達してから、確実に直列-並列信号変換手段へクロック信号を供給することでき、センサ信号をより高い伝送速度で制御装置側へ伝送することができる。

【0021】次に、請求項3に記載のセンサ付モータのサーボ機構では、請求項1又は請求項2に記載のセンサ付モータのサーボ機構において、センサ付モータが、複数のセンサの1つとして、センサ付モータの所定の回転角度毎に位相の異なる複数のパルス信号を出力する角変位センサを有している。

【0022】ここで、通常、制御装置は、このような角変位センサから出力されるパルス信号のパルス幅或いはパルス数によってモータの回転速度を検出し、また、何れかのパルス信号に対する他のパルス信号の進角又は遅角の状態によってモータの回転方向を検出する。よって、角変位センサの出力する複数のパルス信号は、互いの位相差が制御装置側で認識できるように制御装置側へ伝送しなければならない。つまり、センサ付モータに設けられたセンサからの全てのセンサ信号は、角変位センサが出力する複数のパルス信号の位相差に対応した時間内に、制御装置側へ順次伝送しなければならないのである。

【0023】例えば、角変位センサが、デューティ比が50%で位相の90度ずれたA相とB相の2つのパルス信号を出力する所謂ロータリエンコーダであり、全てのセンサ信号の数が、そのパルス信号（A相、B相）を含めて合計8個ある場合には、パルス信号の1/4周期（90度位相に対応する時間）内に、8個のデータを全て伝送しなければ、角変位センサのパルス信号を忠実に制御装置側へ伝送することができなくなる。しかも、角変位センサからのパルス信号のパルス幅は、モータの回転速度が大きくなるほど小さくなるため、この条件は、モータの回転速度が高くなるほど厳しくなるのである。

【0024】ところが、上述したように、請求項1又は請求項2に記載のセンサ付モータのサーボ機構においては、並列-直列信号変換手段及び直列-並列信号変換手

段のクロック信号の周波数を大きく設定して、センサ信号をより高速でシリアル伝送することができるため、請求項3に記載のサーボ機構によれば、角変位センサから出力されるパルス信号を他のセンサからのセンサ信号と共に、確実に制御装置へ伝送することができ、延いては、制御装置が、角変位センサからのパルス信号に基づいて、モータの回転速度や回転方向を正確に検出し、より正確にモータ制御を行うことができるようになる。

【0025】また次に、請求項4に記載のセンサ付モータのサーボ機構では、請求項1ないし請求項3の何れかに記載のセンサ付モータのサーボ機構において、センサ付モータと制御装置との間に、一対の電線により夫々形成された少なくとも2つの伝送路を設け、センサ付モータと制御装置とが、その各伝送路を形成する一対の電線間の電位差によって、シリアル信号及びクロック信号の送受信を行うように構成されている。

【0026】そして、このような請求項4に記載のサーボ機構によれば、シリアル信号及びクロック信号を伝送する際の耐ノイズ性が向上し、また、一つの電線から他の電線への影響（クロストーク）を低減させることができるため、センサ付モータと制御装置との離間距離が大きいても、センサ信号を正確に制御装置側へ送ることができる。

【0027】

【実施例】以下に本発明の実施例を図面と共に説明する。まず、図1は本発明が適用された第1実施例のセンサ付モータのサーボ機構（以下、単にサーボ機構という）の構成を表す回路図である。

【0028】図1に示すように第1実施例のサーボ機構は、モータの運転状態を検出するための複数のセンサを有するセンサ付モータ（以下、単にモータという）2と、モータ2から離れた位置に配置され、複数のセンサから出力されるセンサ信号に基づいてモータ2の回転を制御する制御装置4と、から構成されている。

【0029】モータ2は、自己の運転状態を検出するためのセンサとして、ロータ位置に対応したロータ位置検出信号U、V、Wを夫々出力する位置検出センサ6、8、10と、ロータが所定角度だけ回転する毎に、互いの位相が90度ずれて且つデューティ比が50%の2つのパルス信号A、Bを出力すると共に、ロータが一回転する毎に所定幅のパルス信号Pを出力するエンコーダ12と、モータ2が過熱するとHighレベルの検出信号OHを出力する過熱保護用のサーマルスイッチ14と、モータ2が水平状態から所定角度だけ傾くとHighレベルの検出信号MPを出力する姿勢検出スイッチ16と、を有している。尚、位置検出センサ6、8、10は、モータ2のステータ側に配置されており、ロータが1回転する毎に互いの位相が120度ずつずれた2周期分のパルス信号を、ロータ位置検出信号U、V、Wとして夫々出力する。

【0030】そして、モータ2には、シフト・ロード端子S/Lの入力レベルがLowレベルからHighレベルに変化したタイミングで、8本の入力端子A～Hから夫々入力されている上記8つの信号OH、U、V、W、A、B、P、MPをラッチし、シフト・ロード端子S/Lの入力レベルがHighレベルの時にクロック端子CKから入力されるクロック信号の立ち上がりタイミングで、ラッチしたデータをH（MP）からA（OH）の順で出力端子QHからシリアル信号SIとして出力する並列－直列信号変換用の8ビットシフトレジスタ18と、制御装置4から後述するように送信されるラッチ信号LATCHの反転信号を受信し、その信号をシフトレジスタ18のシフト・ロード端子S/Lへ出力するラインレシーバ20と、制御装置4から後述するように送信される送信用クロック信号TCLKを受信し、その信号をシフトレジスタ18のクロック端子CKへ出力するラインレシーバ22と、シフトレジスタ18の出力端子QHから出力されるシリアル信号SIを制御装置4側へ送信するラインドライバ24と、が設けられている。

【0031】一方、制御装置4は、ラインドライバ24から送信されたシリアル信号SIを受信するラインレシーバ26と、ラインレシーバ26により受信されたシリアル信号を入力端子IAを介して入力すると共に、クロック端子CKから入力されるクロック信号の立ち上がりタイミングで、入力した信号を順次シフトして出力端子QA～QHから出力する直列－並列信号変換用の8ビットシフトレジスタ28と、シフトレジスタ28の8ビット出力（QA～QH）を入力端子D1～D8を介して入力すると共に、クロック端子CKから入力される信号の立ち上がりタイミングで、入力データをラッチして出力端子Q1～Q8からパラレルに出力するラッチ回路30と、シフトレジスタ28のクロック端子CKへ供給する受信用クロック信号RCLK、ラッチ回路30のクロック端子CKへ供給するラッチ信号LATCH、及びモータ2側へ送信する送信用クロック信号TCLKを生成するクロック生成回路32と、ラッチ信号LATCHを反転するインバータ34と、インバータ34の出力（ラッチ信号LATCHの反転信号）をモータ2側へ送信するラインドライバ36と、送信用クロック信号TCLKをモータ2側へ送信するラインドライバ38と、受信用クロック信号RCLKの立ち上がりエッジを所定時間だけ遅らした信号RCKを、シフトレジスタ28のクロック端子CKへ入力させる移相回路40と、を備えている。

【0032】ここで、図1に示すように、モータ2側のラインドライバ24及び制御装置4側のラインドライバ36、38は、入力信号がHighレベルの時に、2本の出力端子間に順方向の電流を流し（丸印の付されていない端子から電流を出力すると共に、丸印の付された端子から電流を入力し）、入力信号がLowレベルの時に、その逆方向に電流を流すことにより、データを送信する。一

方、モータ2側のラインレシーバ20、22及び制御装置4側のラインレシーバ26は、2本の入力端子間に順方向（丸印の付されていない端子から丸印の付された端子への方向）の電位差が生じるとHighレベルを出力し、その逆の電位差が生じるとLowレベルを出力することにより、データを受信する。

【0033】そして、モータ2と制御装置4とは、制御装置4側からモータ2側へ5V電源を供給するためのコードCpと、制御装置4側とモータ2側とを接地するためのコードCgと、モータ2側のラインドライバ24から制御装置4側のラインレシーバ26へシリアル信号S1を送信するための一対のコードCa1、Cb1と、制御装置4側のラインドライバ38からモータ2側のラインレシーバ22へ送信用クロック信号TCLKを送信するための一対のコードCa2、Cb2と、制御装置4側のラインドライバ36からモータ2側のラインレシーバ20へインバータ34の出力（ラッチ信号LATCHの反転信号）を送信するための一対のコードCa3、Cb3と、からなる中継コード42によって接続されている。

【0034】つまり、本実施例のサーボ機構においては、所謂差動型ラインドライブ方式によって、送信用クロック信号TCLK、ラッチ信号LATCHの反転信号、及びシリアル信号S1の伝送を行うように構成されている。尚、図1では、ラインレシーバ26についてのみ図示しているが、各ラインレシーバ20、22、26の入力端子に接続された抵抗器Ra、Rcは、コードが外れた場合にでもラインレシーバの入力レベルを安定させるための保護用抵抗であり、抵抗器Rbに対して大きな値に設定されている。また、抵抗器Rdはラインレシーバ20、22、26がオープンコレクタ出力となっているため、Highレベルを出力可能にするためのプルアップ抵抗である。

【0035】そして、図1に示すように、移相回路40は、可変抵抗器VRと固定抵抗器Rとを直列に接続し、その接続点にコンデンサCを設けた積分回路の構成を有している。そして、固定抵抗器RのコンデンサCとは反対側がバッファBfに inputs され、バッファBfの出力が信号RCKとしてシフトレジスタ28のクロック端子CKへ出力されるように構成されている。尚、図1において、Dは、コンデンサCの放電のみを早めるためのダイオードである。

【0036】次に、制御装置4側に設けられたクロック生成回路32について、図2及び図3を用いて説明する。まず、図2に示すように、クロック生成回路32は、基本クロックCLKを出力するクロック発生回路44と、出力された基本クロックCLKを順次反転する4つのインバータIV1～IV4と、インバータIV4の出力をクロック信号として入力するアップカウンタの16進カウンタCT1と、16進カウンタCT1の4ビット

目の出力QDと基本クロックCLKとの論理積をとるアンドゲートAND1と、16進カウンタCT1の出力QDとインバータIV1の出力との論理積信号を16進カウンタCT1のクリア端子CLRに出力するアンドゲートAND2と、から構成されている。そして、インバータIV1の出力が受信用クロック信号RCLKとして出力され、インバータIV4の出力が送信用クロック信号TCLKとして出力され、アンドゲートAND1の出力がラッチ信号LATCHとして出力される。

【0037】次に、このように構成されたクロック生成回路32の動作を、図3を用いて説明する。図3に示すように、クロック発生回路44から基本クロックCLKが8発出力されると、16進カウンタCT1の4ビット目の出力QDがHighレベルになる。すると、基本クロックCLKがHighレベルの間だけ、ラッチ信号LATCHがHighレベルとなり、次に基本クロックCLKがLowレベルに変化すると、インバータIV1の出力（受信用クロック信号RCLK）がHighレベルになるため、アンドゲートAND2の出力がHighレベルとなって、16進カウンタCT1がクリアされる。すると、4ビット目の出力QDがLowレベルに戻ると共に、アンドゲートAND2の出力、即ち16進カウンタCT1のクリア信号もLowレベルに戻るることとなる。

【0038】つまり、クロック生成回路32からは、クロック発生回路44の基本クロックCLKを反転した信号が受信用クロック信号RCLKとして出力されると共に、基本クロックCLKに対してインバータIV1～IV4の作動時間だけ遅延した信号が送信用クロック信号TCLKとして出力される。そして、送信用クロック信号TCLKが8発出力される毎に、そのほぼ半周期分のパルス幅を有するラッチ信号LATCHが出力されるのである。

【0039】次に、このように構成された第1実施例のサーボ機構の全体動作を、図4を併用して説明する。

尚、図4は、便宜上、移相回路40内の可変抵抗器VRの抵抗値が0Ωに設定されている場合、即ちクロック生成回路32からの受信用クロック信号RCLKが、ほぼそのままシフトレジスタ28のクロック端子CKへ供給される場合を示している。

【0040】図4に示すように、まず、クロック生成回路32から出力されるラッチ信号LATCHがHighレベルからLowレベルに変化すると、モータ2側においてシフトレジスタ18のシフト・ロード端子S/Lの入力レベルがLowレベルからHighレベルに変化する。すると、このときモータ2の各センサ6～16から出力されている8つの信号OH、U、V、W、A、B、P、MPのレベル（図4においては、OHからMPの順に、L、L、L、H、H、L、H、L）が、シフトレジスタ18によってラッチされる。

【0041】そしてその後、シフトレジスタ18は、そ



のクロック端子CKに、制御装置4側から送信された送信用クロック信号TCLKの立ち上がりエッジが入力される度に、ラッチしたデータをMP, P, ..., U, OHの順でシフトして、出力端子QHからシリアル信号SIとして出力する。

【0042】つまり、シフトレジスタ18の出力端子QHからは、8つのセンサ信号が、送信用クロック信号TCLKの立ち上がりタイミングで且つMP, P, ..., U, OHの順で出力され、そのシリアル信号SIが、ラインドライバ24及びコードCa1, Cb1を介して制御装置4へ送信されることとなる。尚、本実施例において、シフトレジスタ18のシフト・ロード端子S/Lの入力レベルがLowレベル（ラッチ信号LATCHがHighレベル）のときには、入力端子Hの信号レベル（信号OH）が出力端子QHからそのまま出力されるようになっている。よって、ラッチ信号LATCHがHighレベルからLowレベルに変化した後、最初に送信用クロック信号TCLKが立ち上がると、信号OHの次の信号Pが出力端子QHから出力される。

【0043】一方、制御装置4側においては、ラインレシーバ26がシリアル信号SIを受信してシフトレジスタ28へ出力する。そして、シフトレジスタ28は、クロック生成回路32からの受信用クロック信号RCLKが立ち上がる度に、ラインレシーバ26の出力信号を順次シフトして出力端子QA~QHから出力していく。従って、シフトレジスタ28の出力端子QA~QHからは、図4に示すように、モータ2から送信されたシリアル信号SIを受信用クロック信号RCLKの立ち上がり毎に順次シフトした信号が出力されることとなる。

【0044】そして、前回ラッチ信号LATCHがHighレベルになってから、送信用クロック信号TCLKが8発出力され、再びラッチ信号LATCHがHighレベルに変化すると、このタイミングでラッチ回路30が、シフトレジスタ28の8ビット出力（QA~QH）をラッチする。すると、図4に示すように、ラッチ回路30の出力端子Q1~Q8からは、前回ラッチ信号LATCHがHighレベルからLowレベルに変化した際にモータ2側のシフトレジスタ18でラッチされた各信号OH, U, V, W, A, B, P, MPと全く同じレベルの出力信号oh, u, v, w, a, b, p, mpが出力されることとなる。

【0045】そして、制御装置4は、ラッチ回路30の出力信号に基づき、モータ2の回転状態を検出し、その検出結果に応じてモータ2の制御を行う。つまり、本実施例のサーボ機構においては、モータ2側のシフトレジスタ18が、各センサ6~16から出力される複数のセンサ信号OH~MPを、制御装置4側のクロック生成回路32によって生成された送信用クロック信号TCLKに同期して、順次シリアル信号SIとして制御装置4へ送信し、制御装置4側のシフトレジスタ28が、モータ

2側から送信されたシリアル信号を、送信用クロック信号TCLKに対し半周期ずれた受信用クロック信号RCLKに同期して順次シフトして受信し、全8ビットが受信された時点、即ちラッチ信号LATCHがHighレベルに変化した時点で、ラッチ回路30がその8ビット信号をラッチするようにしている。そして、制御装置4は、ラッチ回路30によってラッチされたパラレル状のセンサ信号oh, u, ..., p, mpに基づいてモータ2を制御する。

【0046】次に、制御装置4側に設けられた移相回路40について説明する。まず、上述したように本実施例のサーボ機構においては、モータ2側のシフトレジスタ18が、送信用クロック信号TCLKの立ち上がりタイミングで各センサ信号OH~MPを順次シリアル信号SIとして送信し、制御装置4側のシフトレジスタ28が、そのシリアル信号を受信用クロック信号RCLKの立ち上がりタイミングで順次受信するように構成されている。

【0047】よって、モータ2側から制御装置4側へ確実にセンサ信号を伝送するためには、送信用クロック信号TCLKと受信用クロック信号RCLKとが同期しており、且つ、制御装置4側のシフトレジスタ28には、その入力端子IAにシリアル信号が到達してから受信用クロック信号RCLKの立ち上がりエッジが入力される必要がある。

【0048】そこで、本実施例のサーボ機構では、制御装置4側のクロック生成回路32によって互いに半周期だけずれた送信用クロック信号TCLK及び受信用クロック信号RCLKを生成し、制御装置4側からモータ2側へ送信用クロック信号TCLKを送信して供給するようにしている。そして、この構成により、モータ2側のシフトレジスタ18が動作するための送信用クロック信号TCLKと、制御装置4側のシフトレジスタ28が動作するための受信用クロック信号RCLKとを確実に同期させることができ、しかも、シフトレジスタ18に送信用クロック信号TCLKの立ち上がりエッジが入力されてシリアル信号がシフトレジスタ28の入力端子IAに到達してから、受信用クロック信号RCLKが立ち上がるようにすることができる。

【0049】ところが、モータ2と制御装置4との離間距離が大きく中継コード42が長い場合等には、信号の伝送遅れが大きくなってしまいうため、シフトレジスタ28の入力端子IAにシリアル信号が到達してから受信用クロック信号RCLKが立ち上がるようにするためには、通常、送信用クロック信号TCLK及び受信用クロック信号RCLKの周波数を下げて、両クロックの立ち上がりエッジ間の時間を大きく設定することとなる。つまり、センサ信号の伝送速度が、シリアル信号の伝送遅れによって大きく制約されるのである。

【0050】ここで、本実施例のサーボ機構において、

移相回路40内の可変抵抗器VRの抵抗値が0Ωに設定されている場合、即ちクロック生成回路32からの受信用クロック信号RCLKを直接シフトレジスタ28のクロック端子CKへ供給した場合に、設定可能な伝送速度の一例について、図1及び図5を用いて説明する。

【0051】尚、図5において、CK1はラインドライバ38の出力信号、CK2はラインレシーバ22の入力信号、CK3はラインレシーバ22の出力信号（シフトレジスタ18の入力信号）、SIはシフトレジスタ18の出力信号（ラインドライバ24の入力信号）、SI1はラインドライバ24の出力信号、SI2はラインレシーバ26の入力信号、SI3はラインレシーバ26の出力信号（シフトレジスタ28の入力信号）を表している。

【0052】図1及び図5に示すように、まず、送信用クロック信号TCLKは、クロック生成回路32内の基本クロックCLKに対してインバータIV1～IV4の作動時間 $t_0$ （ $=10\text{ns}$ ）だけ遅れる。そして、送信用クロック信号TCLKは、ラインドライバ38の作動時間 $t_1$ （ $=15\text{ns}$ ）、コードCa2、Cb2上での伝送時間 $t_2$ 、及びラインレシーバ22の作動時間 $t_3$ （ $=20\text{ns}$ ）だけ遅れてシフトレジスタ18のクロック端子CKに入力される。

【0053】そして、シフトレジスタ18は、その作動時間 $t_4$ （ $=25\text{ns}$ ）だけ遅れてシリアル信号SIを出力し、シリアル信号SIは、ラインドライバ24の作動時間 $t_5$ （ $=15\text{ns}$ ）、コードCa1、Cb1上での伝送時間 $t_6$ 、及びラインレシーバ26の作動時間 $t_7$ （ $=20\text{ns}$ ）だけ遅れてシフトレジスタ28の入力端子IAに入力される。

【0054】つまり、制御装置4側のシフトレジスタ28には、基本クロックCLKに対して、上記時間 $t_0$ ～ $t_7$ を全て加算した総時間Ttだけ遅れて、センサ信号が入力される。尚、中継コード42の長さが8mの場合、コードCa2、Cb2、Ca1、Cb1上での伝送時間 $t_2$ 、 $t_6$ は実測で約60nsとなり、総時間Ttは約225nsとなる。また、中継コード42の長さが4mの場合、伝送時間 $t_2$ 、 $t_6$ は実測で約30nsとなり、総時間Ttは約165nsとなる。

【0055】これに対して、受信用クロック信号RCLKは、基本クロックCLKに対してほぼ遅延なくシフトレジスタ28へ供給される。よって、シリアル信号SIがシフトレジスタ28の入力端子IAに入力されてから受信用クロック信号RCLKが立ち上がるまでの時間（図5におけるTa）が確保されなければ、シフトレジスタ28はシリアル信号を受信することができないため、クロック生成回路32からの受信用クロック信号RCLKを直接シフトレジスタ28のクロック端子CKへ供給した場合に、設定可能な基本クロックCLKの周波数（即ち伝送速度）fcは、 $fc=1/(2 \times Tt)$ と

なっており、中継コード42が8mの場合では約2.2MHz、中継コード42が4mの場合では約3MHzとなる。

【0056】また、本実施例のようにシリアル信号として伝送するセンサ信号が8信号（8ビット）の場合には、センサ信号を一回送信するのに要する時間、即ちラッチ信号LATCHのインターバル時間は、基本クロックCLKの8クロック分に相当するため、中継コード42が8mの場合には約3.6μsとなり、中継コード42が4mの場合には約2.64μsとなる。

【0057】しかも、伝送するセンサ信号の中で、最も高周波信号であるエンコーダ12のパルス信号A、Bについて考えると、制御装置4側のラッチ回路30の出力端子Q5、Q6から、位相が互いに90度ずれて且つ夫々のデューティ比が50%のパルス信号A、Bに忠実な信号a、bを出力させるためには、パルス信号A、Bの1/4周期（90度位相に相当する時間）内に、8個のデータを全て伝送しなければならない。よって、モータ2側から制御装置4側へ忠実に伝送することのできるパルス信号A、Bの周波数（以下、エンコーダ周波数という）は、 $fc/(8 \times 4)$ となり、中継コード42が8mの場合には約68.75kHz、中継コード42が4mの場合には約93.75kHzとなる。尚、実測では、エンコーダ12から出力されるパルス信号A、Bのデューティ比及び位相には誤差があるため、中継コード42が8mの場合に伝送可能なエンコーダ周波数の上限は約63kHzであった（図12参照）。

【0058】このように、クロック生成回路32からの受信用クロック信号RCLKを直接シフトレジスタ28のクロック端子CKへ供給した場合には、センサ信号の伝送速度が、信号の伝送遅れによって大きく制約され、延いては、エンコーダ周波数の上限が制約されて、モータ2を高分解能且つ高速回転で制御するサーボ機構への適用が困難になる。

【0059】そこで、本実施例のサーボ機構においては、制御装置4側に移相回路40を設け、図5における一点鎖線で示すように、受信用クロック信号RCLKの立ち上がりエッジを所望の時間Tdだけ遅らせてシフトレジスタ28のクロック端子CKに入力することにより、上述の総時間Ttが大きい場合でも、シフトレジスタ28の入力端子IAにシリアル信号が入力されてからクロック端子CKのレベルが立ち上がるまでの時間Taを確保することができるようにしている。即ち、移相回路40を形成する可変抵抗器VRの抵抗値を任意の値に設定すれば、図6に示すように、コンデンサCは、受信用クロック信号RCLKがHighレベルのときに、可変抵抗VRの抵抗値に応じた定数で充電される。そして、コンデンサCの電圧CVがバッファBfの入力スレッシュホールドレベルVthを越えると、バッファBfからHighレベルの信号RCKが出力され、この信号RCKがシフ

トレジスタ28のクロック端子CKに出力される。また、受信用クロック信号RCLKが立ち下ると、コンデンサCはダイオードDを介して速やかに放電されるため、バッファBfの出力信号RCKはLowレベルに戻る。

【0060】ここで、図6に示すように、基本クロックCLKの周期をTとすると、受信用クロック信号RCLKに対する信号RCKの遅れ時間Tdは、 $(Tt - T/2)$ よりも大きく設定すればよい。但し、信号RCKが立ち上がってからラッチ信号LATCHが立ち上がるまでの時間Tcを確保しておかなければ、ラッチ回路30がシフトレジスタ28の出力信号QA~QHをラッチすることができなくなるため、遅れ時間Tdは、 $(T/2 + t0)$ よりは小さく設定する。

【0061】そして、上述の総時間Ttが $T/2$ より大きくなっても、移相回路40の可変抵抗器VRの抵抗値を調節して遅れ時間Tdを設定することにより、確実な信号伝送を実現することができ、延いては、中継コード42が長くなっても、或いは基本クロックCLKの周波数を高くして伝送速度を上げても、センサ信号を確実に制御装置4へシリアル伝送することができるようになる。

【0062】以上詳述したように、上記第1実施例のサーボ機構によれば、モータ2と制御装置4との間に、各センサ信号OH~MPをシリアル信号SIとして伝送するためのコードCa1, Cb1, Ca2, Cb2, Ca3, Cb3を配設するだけで、複数のセンサ信号を制御装置4側へ送ることができ、モータ2と制御装置4との間の配線スペースを減少させることができる。尚、上記実施例では、センサ信号が8個であったが、シフトレジスタ18, 28及びラッチ回路30のビット数を増やせば、更に多くのセンサ信号をシリアル信号として伝送することができ、配線スペースの減少効果が更に大きくなる。

【0063】また、第1実施例のサーボ機構によれば、制御装置4側に設けたクロック生成回路32によって、制御装置4側のシフトレジスタ28へ受信用クロック信号RCLKを供給すると共に、それと半周期ずれの送信用クロック信号を、モータ2側のシフトレジスタ18へ供給するようにしているため、シフトレジスタ18及びシフトレジスタ28が夫々動作するためのクロック信号を確実に同期させることができ、センサ信号のシリアル伝送を確実に行うことができる。

【0064】しかも、第1実施例のサーボ機構においては、制御装置4側に移相回路40を設け、この移相回路40によって、クロック生成回路32からシフトレジスタ28へ供給される受信用クロック信号RCLKの位相を、信号の伝送遅れに応じた時間Tdだけ移相するようにしている。

【0065】従って、第1実施例のサーボ機構によれば、

中継コード42が長くなって伝送遅れが大きくなっても、或いは基本クロックCLKの周波数を高くして伝送速度を上げても、センサ信号を確実に制御装置4へシリアル伝送することができるようになる。また、第1実施例のサーボ機構によれば、移相回路40の可変抵抗器VRを調整することにより、中継コード42の長さや基本クロックCLKの周波数（伝送速度）に応じた任意の時間Tdを設定することができる。

【0066】そして、このように第1実施例のサーボ機構によれば、センサ信号をより高速度でシリアル伝送することができるため、エンコーダ12から出力される90度位相ずれのパルス信号A, Bを他のセンサからのセンサ信号と共に、忠実に制御装置4へ伝送することができ、延いては、制御装置4が、エンコーダ12からのパルス信号A, Bに基づいてモータ2の回転速度や回転方向を正確に検出し、より正確にモータ制御を行うことができるようになる。

【0067】また更に、第1実施例のサーボ機構においては、モータ2と制御装置4との間に、一对のコード(Ca1とCb1, Ca2とCb2, Ca3とCb3)からなる伝送路を設け、ラインドライバ24, 34, 38及びラインレシーバ20, 22, 26が各コード間の電位差によってシリアル信号SI、送信用クロック信号TCLK、及びラッチ信号LATCHの送受信を行うように構成されている。従って、第1実施例のサーボ機構によれば、各信号を伝送する際の耐ノイズ性が向上し、また、一つのコードから他のコードへの影響（クロストーク）を低減させることができるため、モータ2と制御装置4との離間距離が大きくても、センサ信号を確実に制御装置4側へ送ることができる。

【0068】次に、第2実施例のサーボ機構について、図7~図9を用いて説明する。図7に示すように、第2実施例のサーボ機構は、第1実施例のサーボ機構に対して、制御装置4に移相回路40が設けられていない点と、クロック生成回路46の構成とが異なっており、その他の構成については全く同一である。

【0069】そこで以下、第2実施例のサーボ機構に採用されたクロック生成回路46について説明する。図8に示すように、第2実施例のクロック生成回路46は、第1実施例のクロック生成回路32に対して、基本クロックCLKを出力するクロック発生回路48の構成が異なっている。そして、インバータIV1の出力を受信用クロック信号RCLKとして出力するのではなく、クロック発生回路48が基本クロックCLKとは別に3つのクロックRCLKA, RCLKB, RCLKCを出力し、その何れか一つをスイッチSWにより選択して、受信用クロック信号RCLKとしてシフトレジスタ28へ出力するように構成されている。

【0070】つまり、クロック発生回路48は、図9に示すように、源クロックOSC1を4分周して基本クロ

ックCLKを出力するように構成されており、基本クロックCLKの反転信号を、源クロックOSC1の0.5周期(=TdA), 1周期(TdB), 1.5周期(TdC)だけ夫々ずらした信号を、クロックRCLKA, RCLKB, RCLKCとして出力する。

【0071】そして、このように構成された第2実施例のサーボ機構においては、スイッチSWを任意の位置に切り換えることにより、インバータIV1の出力に対して位相が夫々TdA, TdB, TdCだけずれたクロックを、受信用クロック信号RCLKとしてシフトレジスタ28へ供給することができるため、上述した第1実施例のサーボ機構と全く同様に、中継コード42が長くなっても、或いは基本クロックCLKの周波数を高くして伝送速度を上げても、センサ信号を確実に制御装置4へシリアル伝送することができるようになる。

【0072】尚、図9において、OSC2は、源クロックOSC1を2分周したクロックであり、これを更に2分周したクロックが基本クロックCLKとして出力される。また、図9において、TcCは、3つのクロックRCLKA, RCLKB, RCLKCのうち、最も遅れて立ち上がるクロックRCLKCの立ち上がりからラッチ信号LATCHの立ち上がりまでの時間を表しており、何れのクロックを受信用クロック信号RCLKとして選択しても、ラッチ回路30がシフトレジスタ28の出力信号QA~QHを確実にラッチすることができるようになっている。

【0073】次に、第3実施例のサーボ機構について、図10及び図11を用いて説明する。図10に示すように、第3実施例のサーボ機構は、第1実施例のサーボ機構に対して、クロック生成回路32がモータ2側に設けられている点が大きく異なる。

【0074】そして、モータ2側において、クロック生成回路32から出力されるラッチ信号LATCHは、ラインドライバ50を介して制御装置4側へ送信されると共に、インバータ52により反転されてシフトレジスタ18のシフト・ロード端子S/Lへ入力される。また、クロック生成回路32から出力される受信用クロック信号RCLKは、ラインドライバ54を介して制御装置4側へ送信される。

【0075】一方、制御装置4側では、ラインレシーバ56が、モータ2側のラインドライバ50から送信されたラッチ信号LATCHを受信して、その信号をラッチ回路30のクロック端子CKに出力し、ラインレシーバ58が、モータ2側のラインドライバ54から送信された受信用クロック信号RCLKを受信して、その信号をシフトレジスタ28のクロック端子CKに出力する。

【0076】そして、送信用クロック信号TCLK, 受信用クロック信号RCLK, 及びラッチ信号LATCHの各信号に対するシフトレジスタ18, 28とラッチ回路30の動作は、第1及び第2実施例のサーボ機構と全

く同一である。ここで、このように構成された第3実施例のサーボ機構においては、図11に示すように、受信用クロック信号RCLKは、ラインドライバ54の作動時間t1、コードCa2, Cb2上での伝送時間t2、及びラインレシーバ58の作動時間t3だけ遅れて、シフトレジスタ18のクロック端子CKに入力される。尚、図11において、RCK1, RCK2, RCK3は、夫々、ラインドライバ54の出力信号、ラインレシーバ58の入力信号、ラインレシーバ58の出力信号(シフトレジスタ18の入力信号)を表している。

【0077】また、シフトレジスタ18は、送信用クロック信号TCLKの立ち上がりに対し、その作動時間t4だけ遅れてシリアル信号SIを出力し、そのシリアル信号SIは、ラインドライバ24の作動時間t1、コードCa1, Cb1上での伝送時間t2、及びラインレシーバ26の作動時間t3だけ遅れて、シフトレジスタ28の入力端子IAに入力される。尚、図11において、SI, SI1, SI2, SI3は、夫々図5と同様に、シフトレジスタ18の出力信号(ラインドライバ24の入力信号)、ラインドライバ24の出力信号、ラインレシーバ26の入力信号、ラインレシーバ26の出力信号(シフトレジスタ28の入力信号)を表している。

【0078】そして、ラッチ信号LATCHは、ラインドライバ50の作動時間t1、コードCa3, Cb3上での伝送時間t2、及びラインレシーバ56の作動時間t3だけ遅れて、ラッチ回路30のクロック端子CKに入力される。尚、図11において、LCH1, LCH2, LCH3は、夫々、ラインドライバ50の出力信号、ラインレシーバ56の入力信号、ラインレシーバ56の出力信号(ラッチ回路30の入力信号)を表している。

【0079】このように、第3実施例のサーボ機構においては、受信用クロック信号RCLKとシリアル信号SIとラッチ信号LATCHとが、モータ2側から制御装置4側へ、ほぼ同じ遅れを伴って伝送されることとなる。よって、第3実施例のサーボ機構では、図11に示すように、伝送遅れの度合に関わらず、シリアル信号SIがシフトレジスタ28の入力端子IAに入力されてからシフトレジスタ28のクロック端子CKに入力される信号RCK3の立ち上がりまでの時間Taが確実に確保され、また、信号RCK3の立ち上がりからラッチ回路30のクロック端子CKに入力される信号LCH3の立ち上がりまでの時間Tcが確実に確保されることとなる。

【0080】従って、第3実施例のサーボ機構によれば、第1及び第2実施例のサーボ機構と全く同様に、モータ2と制御装置4との間の配線スペースを減少させることができ、しかも、制御装置4側に移相回路40を設けなくても、センサ信号をシリアル信号としてより高速に伝送することができる。

【0081】また、第3実施例のサーボ機構によれば、シリアル信号とラッチ信号LATCHと受信クロック信号RCLKとの3信号を、一方向にだけ送信すればよいため、より高周波の基本クロックCLKを使用して、センサ信号をより高速で伝送することができる。

【0082】ここで、図12は、第1及び第3実施例のサーボ機構を用いて、上記8つのセンサ信号OH、U、…、P、MPを制御装置4側へシリアル伝送した場合に、基本クロックCLKとして使用可能なクロック周波数（伝送速度）と伝送可能なエンコード周波数とを、中継コード42が夫々0m、4m、8mの各場合について実測した測定値を表すグラフである。

【0083】尚、図12において、点線（…）は使用可能なクロック周波数を表しており、実線（—）は伝送可能なエンコード周波数を表している。また、「×」印は、第1実施例のサーボ機構において移相回路40が無い場合の測定値を表し、「・」印は、第1実施例のサーボ機構において移相回路40の可変抵抗器VRの抵抗値を最適値に設定した場合の測定値を表し、「△」印は、第3実施例のサーボ機構の場合の測定値を表している。

【0084】そして、図12に示すように、第1実施例のサーボ機構にて移相回路40が無い構成では、中継コード42が8mのときに、使用可能なクロック周波数が約2.2MHzで、伝送可能なエンコード周波数が約63kHzであったのに対し、移相回路40を設けると、中継コード42が8mのときに、使用可能なクロック周波数が約4.5MHzまで向上し、また、伝送可能なエンコード周波数は約120kHzまで向上することが分かる。そして更に、第3実施例のサーボ機構では、中継コード42が8mのときに、使用可能なクロック周波数が約7.5MHzまで向上し、また、伝送可能なエンコード周波数は約175kHzまで向上することが分かる。

【0085】以上のように、上述した各実施例のサーボ機構を用いれば、モータ2と制御装置4との間のセンサ信号用の配線スペースを削減することができ、しかも、センサ信号をより高速にシリアル伝送して、制御装置4側にてモータ2を正確に制御することができるのである。

#### 【図面の簡単な説明】

【図1】第1実施例のセンサ付モータのサーボ機構の構成を表す回路図である。

【図2】第1実施例の制御装置に設けられたクロック生成回路を表す回路図である。

【図3】第1実施例のクロック生成回路の動作を表すタイムチャートである。

【図4】第1実施例のセンサ付モータのサーボ機構の動作を表すタイムチャートである。

【図5】第1実施例のセンサ付モータのサーボ機構におけるシリアル信号の伝送遅れを説明するタイムチャートである。

【図6】第1実施例の制御装置に設けられた移相回路の作用を説明するタイムチャートである。

【図7】第2実施例のセンサ付モータのサーボ機構の構成を表す回路図である。

【図8】第2実施例の制御装置に設けられたクロック生成回路を表す回路図である。

【図9】第2実施例のクロック生成回路の動作を表すタイムチャートである。

【図10】第3実施例のセンサ付モータのサーボ機構の構成を表す回路図である。

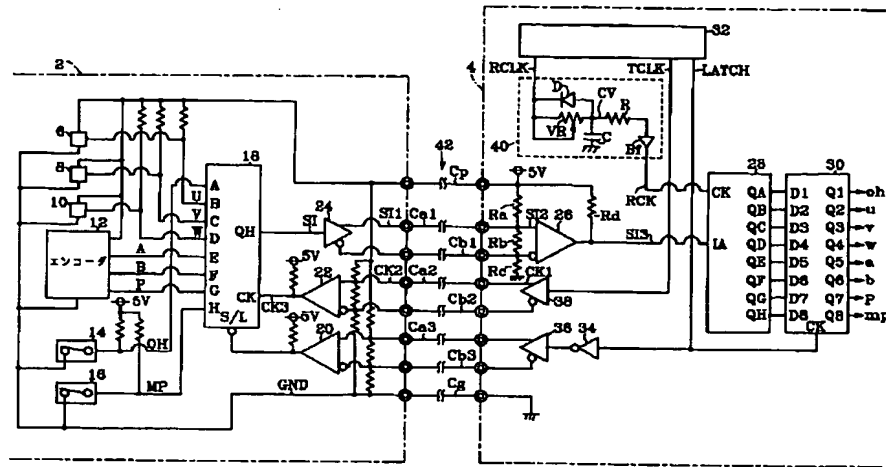
【図11】第3実施例のセンサ付モータのサーボ機構の動作を表すタイムチャートである。

【図12】第1及び第3実施例のセンサ付モータのサーボ機構による効果を説明するグラフである。

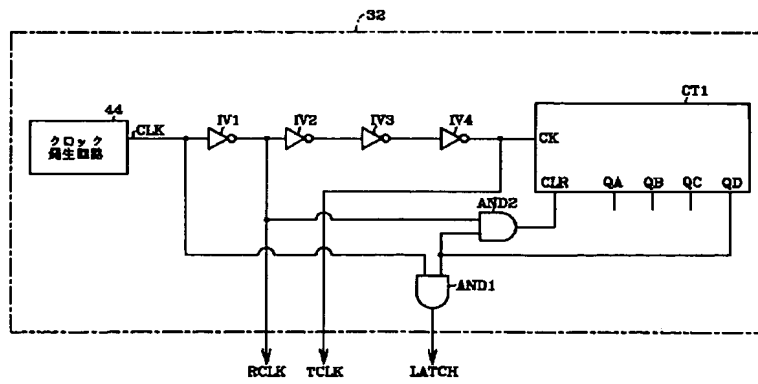
#### 【符号の説明】

2…モータ      4…制御装置      6, 8, 10…位置検出センサ  
12…エンコーダ      14…サーマルスイッチ      16…姿勢検出スイッチ  
18, 28…シフトレジスタ      30…ラッチ回路  
20, 22, 26, 56, 58…ラインレシーバ  
24, 36, 38, 50, 54…ラインドライバ  
32, 46…クロック生成回路      34, 52…インバータ      40…移相回路  
42…中継コード      44, 48…クロック発生回路  
CT1…16進カウンタ

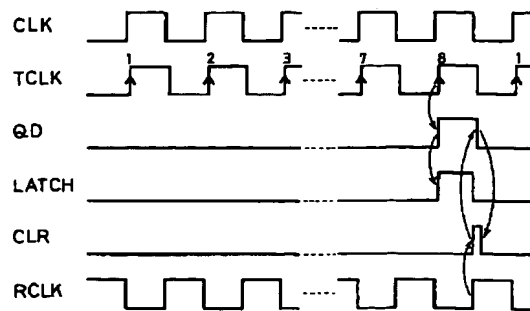
【図 1】



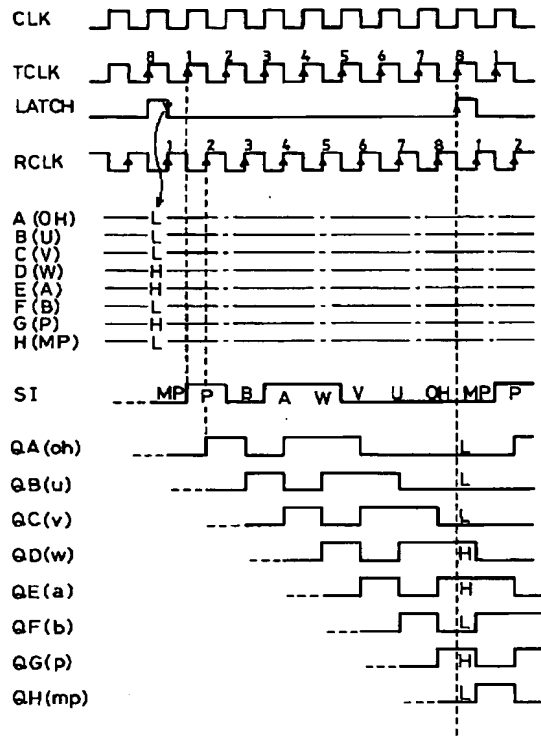
【図 2】



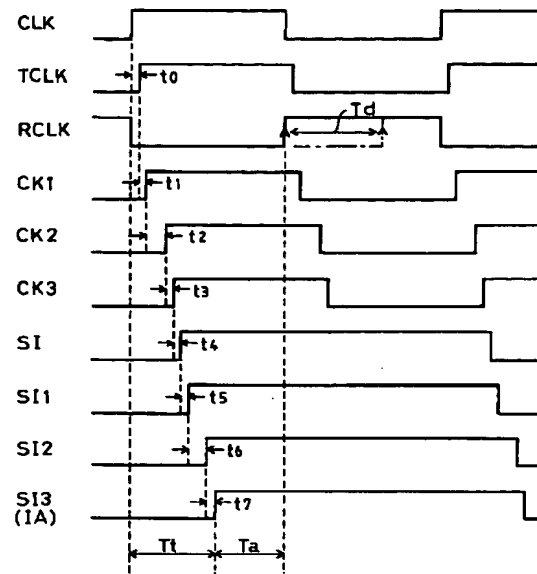
【図 3】



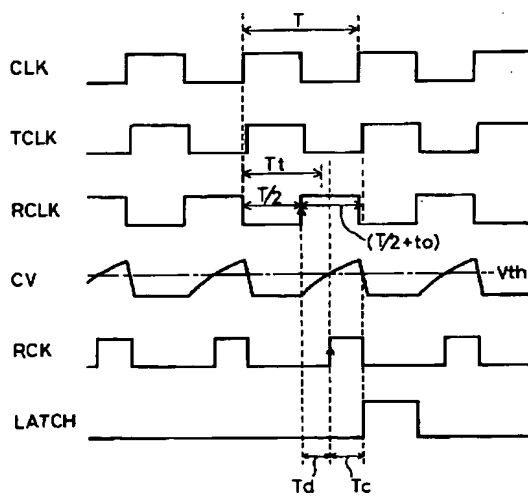
【图4】



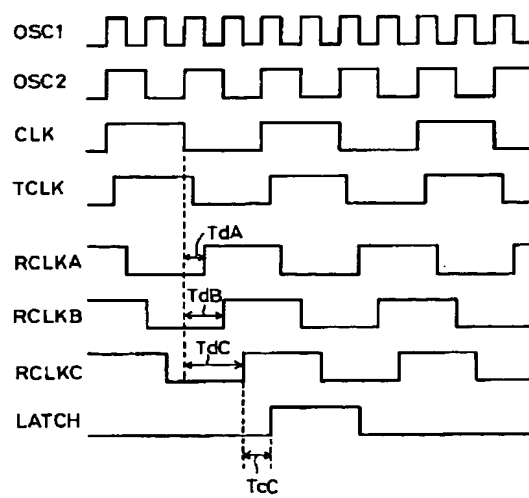
【图5】



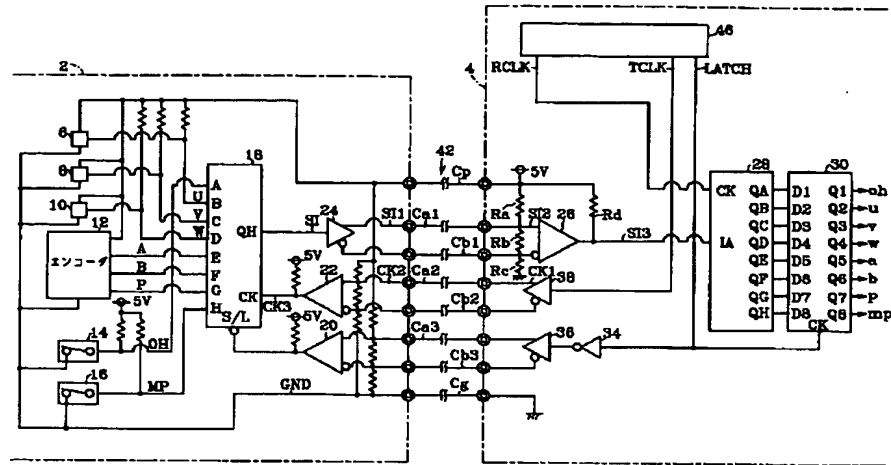
【图6】



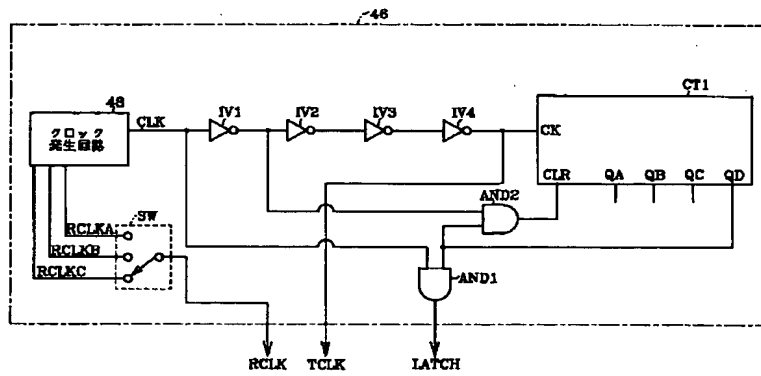
【图9】



【図 7】

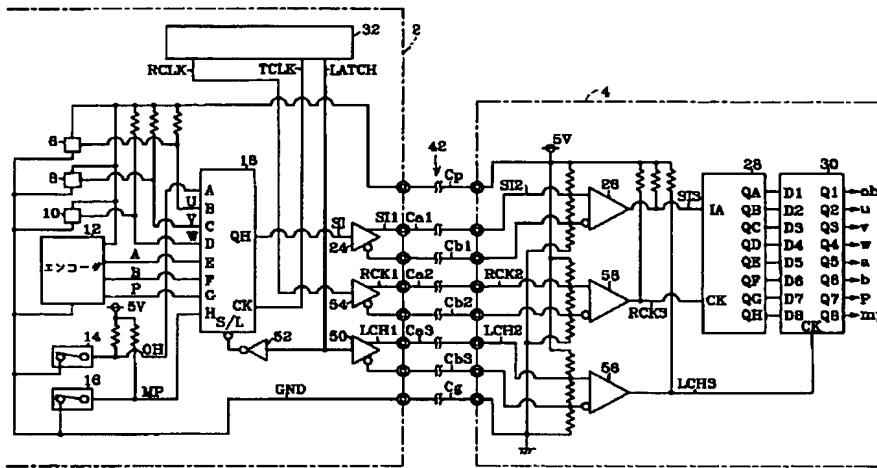


【図 8】

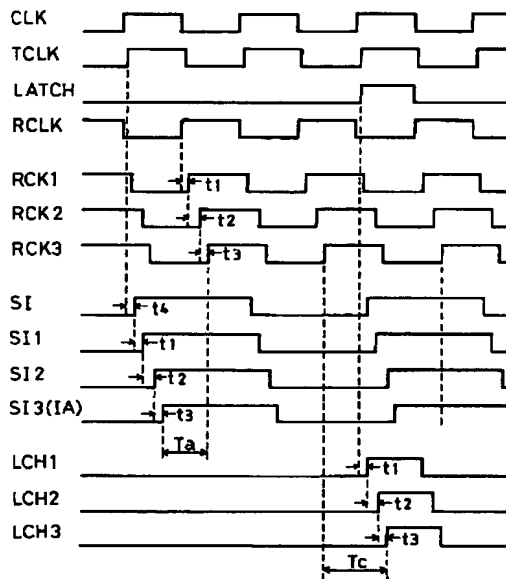




【図10】



【図11】



【図12】

